

仕 様 書

1. 件名

CMP・洗浄・汚染分析・加工作業

2. 作業の目的

産業技術総合研究所ハイブリッド機能集積研究部門では、NEDO「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発」プロジェクトにおいて、「電圧駆動不揮発性メモリを用いた超省電力ブレインモルフィックシステムの研究開発」を実施している。本年度、プロジェクトで開発した超省電力ブレインモルフィック回路の動作実証を行うため、CMOS 基板上に VC-MRAM を含むデバイスを試作する計画である。当該の VC-MRAM を正常に試作するためには、CMOS 基板表面の平坦性を 1nm 以下に制御する必要がある。本作業は、外部で製造された CMOS 付基板表面に CMP 加工を実施し、0.2nm 以下の平坦性を実現することを目的とする。

3. 作業項目

- (1) CMOS 基板表面に成膜された Ta に対する CMP 加工作業
- (2) (1) で加工した基板の裏面洗浄作業
- (3) (2) で裏面洗浄した基板裏面の金属汚染分析

4. 作業項目別仕様

以下に記載する作業を行い、その結果を作業報告書として提出する。

(1) CMOS 基板表面に成膜された Ta に対する CMP 加工作業

初期膜厚 50 nm の加工面に対して、加工後の残り膜厚が 10 nm 以上となるように CMP 加工を行う。また、加工後の表面粗さについては 0.2 nm 以下を満たすこと。加工条件の確認、加工前後の膜厚評価(シート抵抗測定)、および表面粗さの評価(AFM 観察)については別途支給するダミー基板で行うこと。

(2) (1) で加工した基板の裏面洗浄作業

CMP 加工済みの基板については、「有機酸・スクラブ洗浄」、および「裏面 DHF 洗浄」を実施すること。汚染分析用の基板は、別途支給するダミー基板とすること。

(3)(2)で裏面洗浄した基板裏面の金属汚染分析

(2)で裏面洗浄済みの基板に対し、裏面汚染分析(定量分析)を実施する。分析対象の元素は以下に示す 15 元素とする。

Na、K、Ca、Ti、Cr、Mn、Fe、Co、Ni、Cu、Zn、Ru、Pd、Ta、W

上記元素の検出値が $<5E+10$ atoms/cm² を満たすこと。上記基準を満たさなかった場合、調達請求者へ速やかに報告し協議のうえ対応を決定すること。

5. 支給品

(1) CMOS 付き基板(表面 Ta 成膜済み) 3 ロット(75 枚)

(2) ダミー基板(Ta 50 nm/SiO₂/Si) 16 枚

6. 特記事項

- ・ 加工装置等のトラブルなどで追加費用が発生する場合には調達請求者と調達担当者に速やかに連絡すること。
- ・ 作業において、基板に欠け、および Ta 膜の消失がないように努めること。

7. 納入物品

- ① 作業項目別仕様 (1)、(2)、(3)に関する作業報告書 1 部 (PDF ファイル)
- ② CMP 加工、および裏面洗浄を実施した CMOS 付き基板 一式(75 枚)
- ③ 裏面汚染分析結果の生データ 一式(PDF ファイル)

※USB メモリ等の外部電磁記録媒体は用いないこと。

8. 納入の完了

作業完了の後、「7. 納入物品」に記載された納入物品が過不足なく納入され、仕様書を満たしていることを確認して、納入の完了とする。

9. 納入期限及び納入場所

納入期限：2025 年 11 月 14 日

納入場所：国立研究開発法人産業技術総合研究所

ハイブリッド機能集積研究研究部門

新世代高集積メモリデバイス研究グループ

中央事業所 2 群 2-10 棟 313 室

茨城県つくば市梅園 1-1-1

10. 付帯事項

- (1) 本仕様書の技術的内容及び知り得た情報については、守秘義務を負うものとする。
- (2) 本仕様書の技術的内容に関する質問等については、調達請求者と協議すること。また、本仕様書に定めのない事項及び疑義が生じた場合は、調達担当者と協議のうえ決定する。

以上