

仕 様 書

1. 件名:エミッション実験用機器

2. 研究の概要

産業技術総合研究所サイバーフィジカルセキュリティ研究センター（以下、「産総研」という）では、「経済安全保障重要技術育成プログラム」の一環として「半導体・電子機器等のハードウェアにおける不正機能排除のための検証基盤の確立/ハイブリッドクラウド利用基盤技術の開発」のための研究開発を行っている。上記研究開発において、シリコン半導体デバイスの赤外発光や動作波形の取得を行うことにより、LSI デバイスに対する耐タンパー性評価技術等の開発を行っている。

3. 概要

本件は「半導体・電子機器等のハードウェアにおける不正機能排除のための検証基盤の確立/ハイブリッドクラウド利用基盤技術の開発」研究のエミッション攻撃等に対する耐タンパー性検証技術の開発において、対象ハードウェアの動作時における発光像や半導体デバイス内部の動作波形情報の取得を行う際に必要な、入力信号の生成と対象機器への電源供給に用いるためのバイポーラ電源、および、測定対象となる評価ボードの調達を行うものである。

4. 物品の構成

- 4-1 バイポーラ電源
- 4-2 FPGA 評価ボード

5. 仕様詳細

5-1 バイポーラ電源

各部位の仕様は以下のとおりとする。

【入力】

- ・個別に利用可能な2入力(A, B)を備え、2入力ともオンとして利用する際には加算入力になっていること。
- ・入力インピーダンスはA, Bの一括切り替えにより、500k Ω と10 k Ω の二つを含むモードをそれぞれ5%以内の精度で利用が可能なこと。
- ・最大入力電圧は $\pm 10V$ 以上であり、非破壊最大入力電圧は $\pm 11V$ 以上の

ものであること。

- ・入力端子は BNC コネクタを用いたものであること。

【出力】

- ・定電圧であること。
- ・同相、逆相を切り替えにより利用が可能であること。
- ・利得は (x1, x10, x20, x50) の 4 モードを含む固定設定と可変設定 (x1 から x3) の積により設定が可能であること。固定利得の確度は±5%以内とする。
- ・交流 (AC) 出力時の最大電圧は、負荷抵抗を 12Ω から 13Ω とし、以下の電圧特性を満たすものとする。
 - ・40Hz~1MHz の領域で 50Vrms から 55Vrms
 - ・20Hz~40Hz の領域で 45Vrms から 50Vrms
- ・直流 (DC) 出力時の最大電圧は、負荷抵抗を 18Ω から 20Ω とし±75V とする。
- ・交流 (AC) 出力時の最大電流は、40Hz~1MHz の領域で 4.20Arms 以上とし、12Ap-p 以上とする。
- ・直流 (DC) 出力時の最大電流は、±4V 以上のものとする。
- ・スルーレートは 475V/μs 以上であるとする。
- ・出力 DC オフセットが調整範囲±0.5V 以上であること。また出力 DC バイアスは±75V 以上とし、オンオフの利用が可能であること。
- ・高調波ひずみ率が 40Hz~1kHz (40Vrms) の領域については 0.1%以下、1kHz~100kHz (40Vrms) の領域については 0.5%以下であること。
- ・スプリアスは、キャリア信号比で-30dBc 以下であること。
- ・出力端子は BNC コネクタとし、端子数は 2 とする。
- ・出力電圧モニタ用に出力電圧と同相の出力端子を備えること。BNC コネクタとする。
- ・出力を 10 段階以上でレベル表示が可能な LED メータを備えること。

【外部制御入力系】

- ・外部制御用入力のオン/オフを DPI スイッチにて設定が可能であること。
- ・入力信号レベルは、Hi 側は+4.0V 以上、Lo 側は 1.0V 以下とする。
- ・入力形式は 150Ω 抵抗を直列したフォトカプラ LED とする。
- ・検出周期は 50ms 以下を満たすものとする。

【外部制御出力系】

- ・オープンコレクタ出力とする
- ・出力する状態項目として、オン/オフ (出力がオンの時ショート)、および過負荷 (過負荷の時にショート) とする

- ・出力電圧と電流は、15V 以下、10mA 以下とする
- ・更新周期は 10ms とする。
- ・外部制御入出力用端子は、D-sub 9-pin マルチコネクタであること。

【電源投入時設定】

- ・DIP スイッチ等により、以下の項目について設定が電源投入時の設定により可能なものであること。
 - ・出力のオン/オフ
 - ・利得
 - ・外部制御のオン/オフ
 - ・出力極性
 - ・各入力のオン/オフ
 - ・入カインピーダンス
 - ・DC バイアス

【その他】

- ・校正書類一式を含めること。

5-2 FPGA 評価ボード

- ・以下の仕様を満たす FPGA デバイスを搭載していること

[FPGA デバイスの仕様]

- ・システムロックセル 450K 以上
- ・DSP スライス 1800 以上
- ・メモリ 32Mb 以上
- ・GTY 32.75Gb/s のトランシーバの数 16 以上
- ・I/O ピン 300 以上
- ・28Gbps 以上のトランシーバ性能をサポートしていること
- ・DDR4 コンポーネントメモリを搭載し、32 ビットインターフェイスを持つこと
- ・PCI Express Gen3 x8 準拠であり、Gen4 にも対応していること
- ・HDMI、Ethernet PHY、UARTx2 のインターフェイスを備えていること
- ・汎用 I/O と VITA-57.1 FPGA メザニンカード用の HPC FMC コネクタを備えていること
- ・電源供給ユニットが付属していること
- ・寸法が 25cm x 18 cm x 4cm 以内であること

6. 特記事項

納入する装置等について、法令に基づく申請、届出、又は、報告等が必要な場合は、適切に実施すること。産総研が自ら行う必要がある場合は産総研担当者に対し、手続きに要する期間を勘案し、手続きが遅滞しないよう、手続きに必要な情報の提供を行うこと。

7. 納入物品

7-1. バイポーラ電源装置 1台

取扱説明書 1部（紙媒体または電子媒体）

校正書類一式

7-2. FPGA 評価ボード 3ヶ

8. 納入の完了

本件は「7. 納入物品」に記載された納入物品が過不足なく納入され、仕様書を満たしていることを確認して、納入の完了とする。

9. 納入場所

東京都江東区青海 2-3-26

国立研究開発法人産業技術総合研究所

サイバーフィジカルセキュリティ研究センター

臨海副都心センター 本館 1階 01107-3 室

10. 納入期限

2024年9月13日

11. 付帯事項

11-1: 搬入・設置完了後の養生材、梱包材は納入者が引き取り、適正に処理すること。

11-2: 納入された製品における能力内の使用中に発生した納入の完了後の1年以内の故障については、その修理、調整等責任をもって追加請求無しで行うこと。

11-3: 本仕様書の技術的内容及び知り得た情報に関しては、守秘義務を負うものとする。

11-4: 本仕様書の技術的内容に関する質問等については、請求担当者と協議すること。また、本仕様書に定めのない事項及び疑義が生じた場合は、会計担当者と協議のうえ決定する。