

(別紙4)

「ナノエレクトロニクス研究部門」を再編強化により設立

— ナノエレクトロニクスのコア技術を創出して、半導体産業の競争力強化へ —

平成23年4月1日

独立行政法人 産業技術総合研究所

■ ポイント ■

- ・ シリコン系のナノエレクトロニクス研究資源を集結した研究部門を設立
- ・ 材料開発から設計・製造システム開発まで統合的に研究開発を行う体制を構築
- ・ つくばイノベーションアリーナにおけるナノエレクトロニクス研究開発を推進

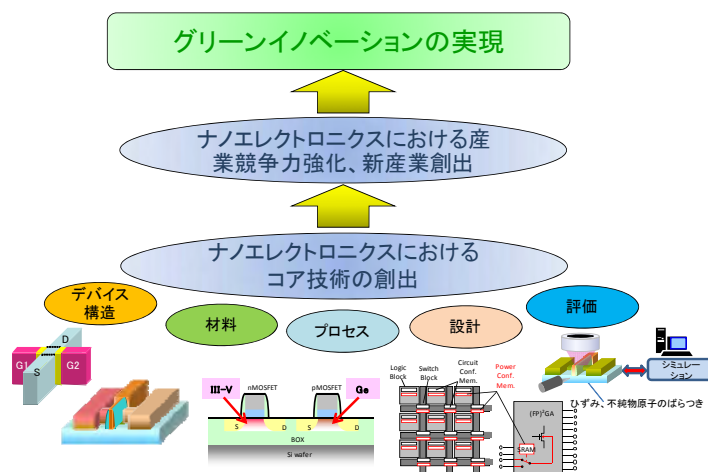
■ 概要 ■

独立行政法人 産業技術総合研究所【理事長 野間口 有】（以下「産総研」という）は、従来のシリコン集積回路技術の技術的限界を突破するナノエレクトロニクスの研究開発を加速するために、産総研のシリコン系ナノデバイスの研究員と研究設備を結集したナノエレクトロニクス研究部門【研究部門長 金丸 正剛】（以下「本研究部門」という）を平成23年4月1日に再編強化により設立した。

半導体エレクトロニクスは高度情報社会を支える基盤技術であり、IT機器の高性能化、高機能化、低消費電力化をより一層進めるために新たな半導体技術（ナノエレクトロニクス）の開発が求められている。本研究部門は、低炭素化など社会の抱える課題解決につながるグリーンイノベーションを可能とするナノエレクトロニクスにおいて我が国の産業競争力強化や新産業の創出を目指し、その競争力の源泉となるコア技術を開発することを目的としている。その実現に向けて、これまで産総研において蓄積してきたナノスケールデバイスの構造、材料、作製プロセス、設計、システム化、解析評価技術に関する研究成果と研究資源を本研究部門に集結した。

また、本研究部門はつくばイノベーションアリーナ（以下「TIA」という）のコア研究領域の一つであるナノエレクトロニクス研究を推進するため、TIAで活動する産総研内外の研究組織とそれぞれの強みを生かした協力関係を構築し、世界的競争力を有するナノエレクトロニクス拠点形成への貢献を目指す。

は【用語の説明】参照



ナノエレクトロニクス研究部門のミッション

■ 再編の経緯 ■

半導体エレクトロニクスの中核技術であるシリコン CMOS 技術はデバイスの微細化を指導原理としてこれまで目覚ましい発展を続けている。産総研においても第 1 期から現在まで MIRAI プロジェクトを中核として微細シリコン CMOS トランジスタの高性能化技術の研究開発を行ってきた。CMOS トランジスタの微細化は物理的・技術的な困難さが一層高まっており、新たな材料・構造・作製プロセスを導入して微細化を維持する研究に加えて、CMOS 微細化に代わる新しい半導体エレクトロニクス発展の指導原理を探索する研究が必要になっている。また、微細化以外の手法により半導体チップの性能向上や機能付加を目指す研究が活発化しており、3 次元実装による集積度向上や多機能化、無線通信やセンサー技術と CMOS 技術を融合した新しい集積回路の研究開発が行われている。産総研の情報通信・エレクトロニクス分野では、CMOS 技術の極限的高度化および半導体技術を基盤とした新たなエレクトロニクスの開拓を行う研究分野が我が国の電子産業における新たな競争力の源泉となると考え、これまで産総研の複数の研究ユニットで進められていたナノエレクトロニクス研究を 1 つの研究ユニットに集中し TIA との有機的な連携を行うことにより、当該技術領域の研究開発を効率的に行うためナノエレクトロニクス研究部門を新たに再編強化することとした。

■ 研究部門の内容 ■

ナノエレクトロニクスは材料、デバイス、プロセス、設計、システム、評価などの要素技術を統合したものであり、幅広い研究領域を有している。本研究部門においては現有する研究資源(研究者、コア技術、研究設備)とナノエレクトロニクスに必要な研究要素を勘案して以下の研究開発を進める。

(1) シリコンナノデバイスの研究開発

シリコン CMOS 微細化の主要課題である素子特性ばらつき抑制技術やトランジスタの低電圧動作技術を確立する。また、10 nm 以下の領域でのデバイス開発に資する技術としてトンネル効果など従来の CMOS とは異なる動作原理を導入したトランジスタの開発を行う。

(2) 新材料・新構造インテグレーションの研究開発

微細化以外の手法による CMOS 性能向上を実現する新材料を利用した高移動度チャネルや高誘電率ゲート絶縁膜技術の開発、新材料を用いた不揮発性メモリー技術の開発を行う。また、半導体加工技術を利用したトランジスタ以外の新構造デバイスを開発する。

(3) 半導体設計・製造技術の研究開発

半導体チップを積層して 3 次元 LSI を作製する要素技術の開発やナノシリコンデバイスの特長を生かして動的に動作電力を制御できる FPGA を開発する。また、半導体ユーザーのニーズに合わせた変種変量の製造に最適な少量の半導体製品を経済的・エネルギー的に効率良く生産するシステムを開発する。

(4) ナノ計測エレクトロニクスの研究開発

ナノスケールデバイス開発に必要な計測技術として、走査プローブ顕微鏡を用いた不純物分布の計測・評価技術、紫外線ラマン散乱分光による局所ひずみの評価解析技術をシミュレーション技術と統合した技術として開発する。

(5) 超伝導集積エレクトロニクスの研究開発

高精度性、低雑音性、高感度性において半導体デバイスを凌駕する超伝導デバイスの応用技術を開発する。特に、CMOS技術とのハイブリッド化による新たなアプリケーションの開拓を目指す。

【用語の説明】

◆ナノエレクトロニクス

広義にはナノテクノロジーを利用した電子技術（エレクトロニクス）であり、1) シリコン半導体素子を極限まで微細化して超高性能集積回路を目指す研究、2) センサーやバイオチップなどと集積回路を組み合わせて新たな機能を持つ素子を開発する研究、3) シリコン CMOS とは原理の異なる動作をする素子により CMOS を凌駕する性能を実現しようとする研究に分類できる。今回発足したナノエレクトロニクス研究部門では1) と2) を研究の柱としている。

◆シリコン CMOS 技術

シリコン CMOS（トランジスタ）は半導体集積回路の中核となる要素素子であり、素子寸法を微細にすることにより高集積化、低消費電力化、高速化を図ることができる。この40年間、素子寸法の微細化は絶え間なく進み続けており、集積回路を構成する素子数は18~24ヵ月で倍増している（ムーアの法則）。最新のCPUチップでは加工サイズ32nm程度のCMOS技術が用いられており、10億個以上のトランジスタが集積されている。現在、20nm以下に微細化するための研究開発が活発に行われている。また、シリコン CMOS 用に開発された微細加工技術、材料技術、設計技術は他の用途（例えばMEMS素子作製など）にも活用されている。今後のシリコン CMOS 技術の進展は極限的な微細 CMOS 実現のための方向と、CMOS 以外の種々の素子を作製する汎用技術としての方向の両面での進展が期待できる。

◆MIRAI プロジェクト

独立行政法人 新エネルギー・産業技術総合開発機構（NEDO）が、「高度情報通信機器・デバイス基盤プログラム」の一環として、我が国の半導体産業の競争力強化と持続的発展に必要な「次世代半導体材料・プロセス基盤技術開発」を推進するために委託実施したプロジェクトのこと。期間は2001年度~2010年度の10年間。

◆FPGA (Field-Programmable Gate Array)

集積回路の一種であり、使用者が内部の論理回路の構成を変更できる集積回路のこと。通常の集積回路は設計段階で内部の論理回路が決められるために、製造後はその動作を変更することはできない。FPGA は使用環境（Field）に応じて動作をプログラムできるため、同じ集積回路でさまざまな使用ニーズに応えることができる。