

特性ばらつきが世界最小のフィンFET 集積回路の消費電力低減と性能向上につながる技術



松川 貴

まつかわ たかし

t-matsu@aist.go.jp

ナノエレクトロニクス研究部門
シリコンナノデバイスグループ
主任研究員
(つくばセンター)

原子・分子サイズの領域に近づきつつある最先端トランジスタにおいて、今後ますます顕在化してくるばらつき問題について、ばらつき発生メカニズムの解明と、ばらつき抑制につながる技術の開発を進めています。このばらつき抑制技術を、さらなる集積回路の高性能化と省電力化につなげるよう、貢献していきたいと考えています。

関連情報：

● 共同研究者

柳 永勲、遠藤 和彦、大内 真一、昌原 明植 (産総研)

● 用語説明

* フィンFET：起立型のチャンネルを採用することによって、二つのゲートの位置合わせの難しさを解消した二重ゲート電界効果トランジスタ。

** しきい値電圧：ソースとドレインの二つの電極間に電流が流れ始める最小のゲート電圧。

● プレス発表

2012年12月12日「特性ばらつきが世界最小のフィンFETを実現」

特性ばらつき低減の必要性

これまで、シリコン集積回路は、その最小構成単位であるトランジスタを微細化することにより高性能化・高集積化を実現してきました。しかし、2017年以降に市場投入が想定されている14 nm世代トランジスタ技術では、その寸法の小ささからトランジスタ素子間の特性ばらつきの問題が大きく顕在化すると考えられています。とりわけ、システムLSIやマイクロプロセッサの50%以上の面積を占めるSRAMでは、最小寸法のトランジスタを多用するため特性ばらつきの影響を受けやすく、特性ばらつきの少ない微細トランジスタの開発が強く求められています。

非晶質TaSiN金属ゲート電極の開発

22 nm世代以降に導入が始まったフィン型マルチゲート電界効果型トランジスタ（フィンFET）*では、特性ばらつきの主要因はゲート電極の仕事関数という物性のばらつきです。トランジスタの重要な電気的特性であるしきい値電圧**は、金属ゲート電極材料の仕事関数により決まります。一般に用いられる金属ゲート電極材料は多結晶構造で、個々の結晶粒の界面（結晶粒界）ごとに仕事関数がばらついているため、しきい値電圧にばらつきが発生します。そこで、通常が多結晶金属（窒化チタンTiNなど）の代わりに、結晶粒界をもたない非晶質

金属（窒化タンタルシリコンTaSiN）をゲート電極材料として用いて、特性ばらつきの抑制を試みました。図1に、今回開発した非晶質TaSiN金属ゲート電極をもつフィン断面の電子顕微鏡像と、従来型多結晶TiN金属ゲート電極との比較を示します。TaSiN金属ゲート電極はフィンチャンネルの側壁に均質に成膜されており、TiN電極のようなばらつきの原因となる結晶粒界はみられません。また、非晶質であることを示すばやけたリング状の電子線回折パターンが観測されます。

図2に、作製したフィンFETのしきい値電圧ばらつきに関するPelgromプロットを示します。プロットの傾きが小さいほど特性ばらつきが小さいことを示します。非晶質TaSiN金属ゲートを用いることにより、多結晶金属ゲートに比べて、しきい値ばらつきを大きく低減でき、これまで報告されているフィンFETの値の中で最小値（1.34 mV μ m）を示しました。この技術はトランジスタ微細化に伴う特性ばらつき顕在化の抑制にブレークスルーをもたらすと考えられます。

今後の予定

今後は、フィンFETを用いた集積回路を作製し、回路レベルでの低消費電力化と歩留まり向上の実証を目指します。

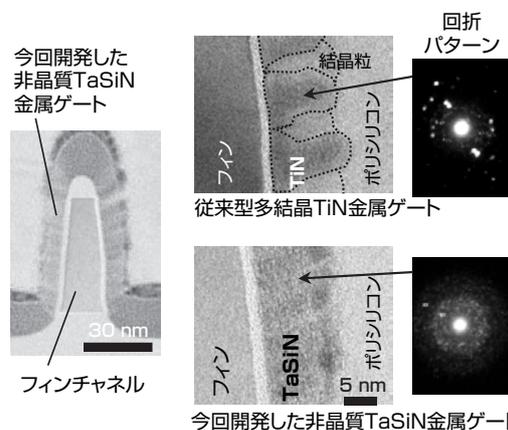


図1 今回開発した非晶質TaSiN金属ゲートフィンFETと従来型多結晶TiN金属ゲートフィンFETの比較

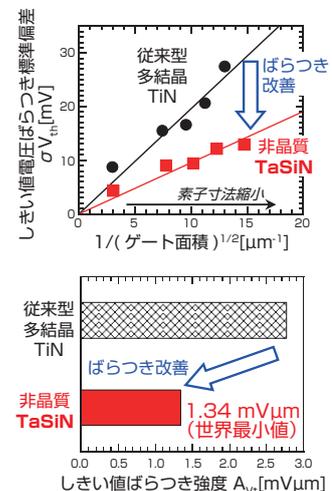


図2 Pelgromプロットによる非晶質TaSiN金属ゲートと従来型多結晶TiN金属ゲートのしきい値電圧ばらつきの比較