

# 超広帯域・超低インピーダンス電源回路評価技術

## 消費電力が極めて少ない電子回路の電源回路設計・評価が可能



### 青柳 昌宏

あおやぎ まさひろ (右)  
m-aoyagi@aist.go.jp  
エレクトロニクス研究部門  
主幹研究員  
(兼) 高密度SIグループ長  
(つくばセンター)

これからの高度情報ネットワーク社会の実現には、携帯情報端末などの電子情報機器の高性能化が不可欠です。そのため、電子機器全体の処理性能を、トランジスタの微細化によらないで向上させる三次元LSI集積実装技術が注目を集めており、この実用化を目指して、さまざまな研究課題に取り組んでいます。

### 菊地 克弥

きくち かつや (左)  
k-kikuchi@aist.go.jp  
エレクトロニクス研究部門  
高密度SIグループ  
研究員 (つくばセンター)

産総研に入所以来、LSIデバイスに三次元に実装して、電子機器システムの高性能化を目指す三次元LSI集積実装技術の研究開発に従事してきました。特にインターポージャーを含めたシステム全体の電気特性向上に向けた研究開発を進めており、現在は電源ノイズ低減による超高速信号の伝送信頼性向上に関する研究課題に取り組んでいます。

### 関連情報：

#### ● 共同研究機関

技術研究組合 超先端電子技術開発機構、学校法人 明星学苑 明星大学、学校法人 芝浦工業大学

#### ● プレス発表

2010年5月25日「超広帯域・超低インピーダンス電子回路の評価技術を確立」

### 電子情報機器の低消費電力化

情報ネットワーク社会の実現には携帯情報端末などの電子情報機器の高性能化が不可欠です。しかし、機器に使用されるシリコン半導体LSIデバイスやその周辺回路の性能は、動画コンテンツの普及による情報処理量増大の要求に十分に答えることが困難となってきました。このような観点から、低コストで高性能化を実現できる三次元LSI積層集積化技術が注目を集めています。

また、電子情報機器による消費電力が急速に増大して、無視できない状況となりつつあり、消費電力を低く抑えながら高性能を達成できる電子回路システムの実現が強く望まれています。

### 開発した評価システム

超低消費電力で高性能な電子回路システムを実現するためには、電源電圧をさらに低くする必要があります。しかし、電源電圧が低くなると、三次元集積LSIシステムのように、膨大な数のトランジスタが高速かつ同時にスイッチングすると瞬間的な電源電圧の低下が起こるため、トランジスタ動作に必要な電源電圧値からの揺らぎが大きくなります。これが電源ネットワーク上の高周波電源ノイズとなり、信号線にこの電源ノイズが回り込んで信号伝送特性の劣化が生じます。

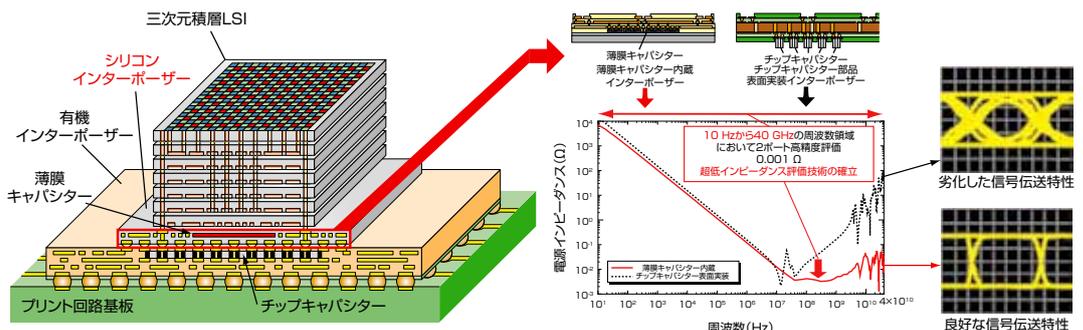
これに対して、電源ネットワークにキャパシターを内蔵し、電源インピーダンスを低減することで、電源ノイズを抑制する方法などの対策

技術が求められています。これまで、キャパシターの容量値や端子配置が電源ネットワークのインピーダンス特性に与える影響については、経験的な知見および電磁界シミュレーションによりインピーダンス特性を求め、電源電圧の揺らぎ量や信号伝送の劣化量を予測して、それらの実測値との比較によりデカップリング・キャパシターの効果を評価してきました。

この研究では、2ポート測定法という同じインピーダンス測定法で、2種類のインピーダンス解析装置を用いた評価システムを開発しました。この評価システムは、これまでの測定装置では実現できなかった、10 Hzから40 GHzに至る超広周波数帯域でシームレスな測定ができます。さらに、評価システムの動作ノイズを極力抑制することで、測定可能なインピーダンス下限値も現在の最高性能を達成しています。これによって、図のように共同研究先と試作した薄膜キャパシター内蔵インターポージャーのような、高性能インターポージャーの高精度な電源インピーダンス評価が可能となりました。

### 今後の展開

今回開発したインピーダンス評価システムは、電子回路内の電源ネットワークのインピーダンス評価技術として幅広く適用できるので、さまざまな高性能電子回路についての電源ネットワーク評価ができます。このシステムを活用し、民間企業、大学などと連携することで、低消費電力かつ高性能な電子回路を実現するため、実用レベルの応用技術開発を推し進めます。



(左) 三次元LSI集積実装技術、(中央) キャパシター搭載インターポージャーの電源ネットワークインピーダンス、(右) 信号伝送特性