

超微細構造の起立型ダブルゲート・トランジスタ

ソフトな中性粒子ビームを使って回路配線幅32ナノメートルも可能に

シリコン基板に損傷を与えないソフトな中性粒子ビーム技術を用いて、高精度の微細エッチング技術を確立した。われわれは、この超微細加工技術を使って起立型のダブルゲート・トランジスタの試作に成功、従来のシリコントランジスタの性能を向上できることを確認した。これにより、将来の技術と考えられていた回路線幅 32 ナノメートルの極微細加工技術も見通せるようになってきた。

We have developed a damage-free neutral-beam etching technology for the fabrication of Si-MOSFETs. A double-gate MOSFET with an upstanding Si-fin was fabricated using the technology. The MOSFET showed improved performance. We expect that this technology will be widely used in the 32nm technology node.

起立型ダブルゲート・トランジスタ

32ナノメートルノードの集積回路は、国際半導体ロードマップ (ITRS) では2013年以降に実用化されることが期待されている。このような集積回路を構成する要素デバイスとしては、通常のプレーナー型MOSトランジスタは微細化の限界に達している。そこで最も微細化に適したデバイスとして、複数の制御ゲートを持つマルチゲートMOS電界効果トランジスタが注目されており、特に起立したチャンネルを持つダブルゲートMOSトランジスタの開発が世界中で行われている。産総研エレクトロニクス研究部門では、超高集積に適したXMOSと呼ばれるダブルゲートMOSトランジスタを世界に

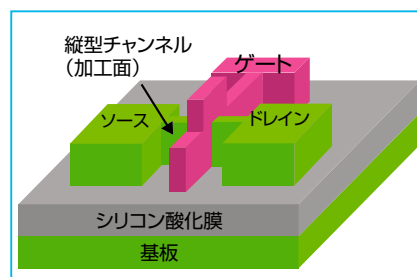


図1 起立型ダブルゲートMOSトランジスタの模式図

このタイプはフィン型とも呼ばれている。

先駆けて提案(1979年)して以来、その原理の実証を行ってきた。さらに、最近では作製が比較的容易なフィン型と呼ばれる3次元構造の起立型ダブルゲートMOSトランジスタ(図1)の開発を進めている。

遠藤 和彦 えんどう かずひこ
endo.k@aist.go.jp
エレクトロニクス研究部門
先端シリコンデバイスグループ
(つくばセンター)

国内LSIメーカーで、シリコンULSIの高性能化に関する研究に10年ほど従事。同社を退職し、2004年に産業技術総合研究所入所。現在、先端シリコンデバイスグループで、マルチゲート・トランジスタ技術の開発、また極低酸素分圧を用いた新規ULSIプロセス技術の開発などに従事している。かつて産業界にいた経験を生かして、開発した技術を実用化していきたい。

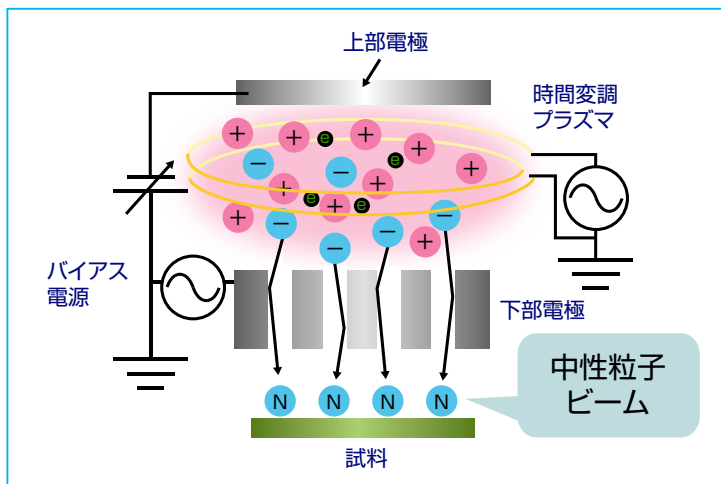
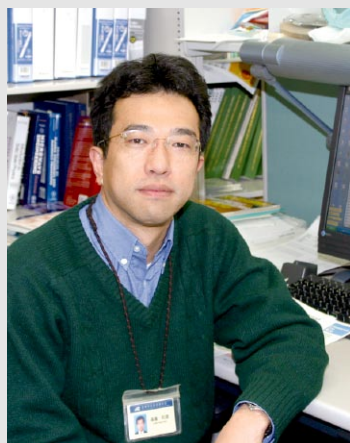


図2 中性粒子ビーム発生装置

時間変調プラズマにより負イオンを生成し、下部電極にて効率的に中性化して試料に照射する。

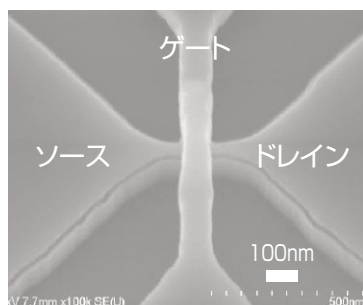


図3 作成した起立型ダブルゲートMOSトランジスタのSEM写真

中性粒子ビーム技術

ダブルゲートMOSトランジスタの起立チャンネルは、主にプラズマ中の反応性エッチングプロセスで作製されているため、プラズマによるダメージが避けられなかった。特に加工時の電荷蓄積や放射光によって、素材へのダメージや加工形状の異常を受けやすく、極微細化するには加工面が荒れるなどの大きな障害を抱えていた。そこでわれわれは、起立型極微細マルチゲートMOSトランジスタの作製に中性粒子ビーム技術を初めて適用することにした。

東北大学が中心となって開発した中性粒子ビーム技術は、時間変調塩素プラズマにより塩素の負イオンを効率よく発生させ、加速した負イオンを下部電極で効率よく中性化して照射する。バイアス電圧を変えれば、粒子の運動エネルギーも自在に制御できる(図2)。この技術は高効率・低エネルギー・高密度の中性粒子ビームが生成できることが特徴である。そして、この中性粒子ビーム技術により欠陥がない微細なフィン型チャンネルを加工することができ、エッチング表面の凹凸は原子レベルに抑えられる。

理想的なエッチングによる性能の向上

今回、中性粒子ビーム技術により、理想的な矩形断面を持つ微細チャンネルを形成することに成功した。プラズ

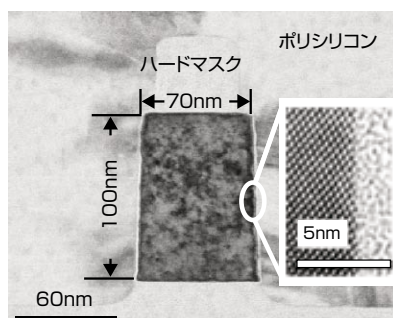


図4 チャンネル断面のTEM写真

マからの紫外線や荷電粒子の照射を完全に抑制できるため、シリコンの(被)エッチング面に欠陥を作らず、表面の平坦性を1nm以下と格段に向上させた。

図3は実際に試作した起立型ダブルゲートMOSトランジスタの走査電子顕微鏡写真である。また、図4は試作したトランジスタのチャンネル部分の断面の透過電子顕微鏡写真である。拡大写真にあるように、電子が通るチャンネルが原子レベル(黒い丸がシリコン原子)で平坦になっており、シリコン基板をほとんど傷つけずに加工できたことが分かる。このように、チャンネル表

面はナノスケールで平坦であるため、電子の表面散乱を有効に防止でき、従来よりも高い電子移動度を得ることに成功した。図5に試作したトランジスタのチャンネル内電子移動度を示す。チャンネル内での電子の動きやすさを表す電子移動度は、トランジスタの性能を表す大切な指標であり、この値が大きければ、性能を落とさずに低電圧でトランジスタを動作できる。今回試作したトランジスタでは、電子移動度がほぼ理想値に近い値を達成できた。

まとめと展望

この技術によって、32ナノメートルノード以降の集積回路製造において必要不可欠な原子層レベルの表面平坦性を実現でき、しかも実用的な加工特性を実現できる見通しが得られた。われわれと東北大学はこの技術を用いて、高性能・超微細マルチゲートMOSデバイスの研究を世界に先駆けて進めていく予定である。

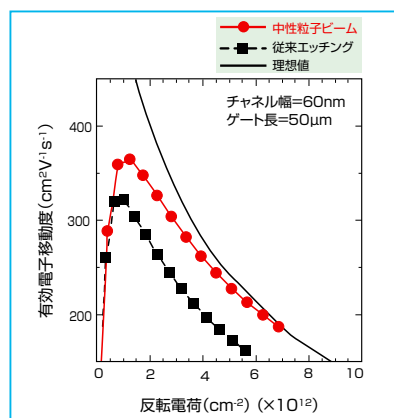


図5 中性粒子ビームエッチングによる今回のトランジスタと、プラズマエッチングによる従来のトランジスタの反転電荷の関数としての電子移動度の比較
中性粒子ビームを用いることにより移動度向上が見られ、理想値に近い値が得られている。

関連情報：

- 共同研究者 野田周一(東北大)、昌原明植、尾崎卓哉(東北大)、久保田智宏(東北大)、寒川誠二(東北大)、柳永勲、石井賢一、石川由紀、杉俣悦郎、松川貴、高嶋秀則、山内洋美、鈴木英一
- 産総研プレス発表：2005年12月8日「超高集積を可能とする起立型ダブルゲートMOSトランジスタの作製に成功」
- S. Samukawa, K. Sakamoto, and K. Ichiki, J. Vac. Sci. Technol., vol. A20, 1566 (2002)
- K. Endo, S. Noda, M. Masahara, T. Kubota, T. Ozaki, S. Samukawa, Y. Liu, K. Ishii, Y. Ishikawa, E. Sugimata, T. Matsukawa, H. Takashima, H. Yamauchi, and E. Suzuki, IEDM Tech. Digest, 859 (2005)