

世界初、高誘電率セラミック膜を常温形成

# エアロゾルデポジション(AD)法による受動素子の基板内蔵・集積化技術

ユビキタスネットワーク社会を実現していくためには、高周波・高速ワイヤレス伝送システム技術とともに多機能端末の小型化がキーテクノロジーになり、携帯電話・パソコンなどの現行端末は、より小型・軽量・多機能・高速・低価格化が望まれる。これらの携帯端末への要求を満たすための中心的技術の一つとして、現在、回路基板および実装技術が大きくクローズアップされている。例えば、携帯端末機器にはBluetooth、GPS、無線LAN等の複数の機能が搭載され始め、この結果として生じる回路規模の大型化を抑えるために、基板表面に搭載されているセラミックチップコンデンサなどの種々の高周波受動素子を内蔵・集積化して、小型化していくことが要求されている。

この様な背景で、これまでエポキシ系の樹脂材料を主体としたプリント基板技術は、世の中に幅広く普及しており、安価という利点がある。しかし、この基板の耐熱温度は300℃程度であり、プロセス温度の高いセラミック誘電体を組込むことは不可能で、コンデンサ用としては、樹脂中にセラミックスのフィラーを分散させた複合材料が用いられてきた。このために、コンデンサ部で得られる比誘電率は数十程度に過ぎず、コンデンサとしての容量要求を満足していなかった。一方、セラミックス基板焼成技術はチップコンデンサの製造プロセスと同様であるために、数百以上の高い比誘電率を容易に

得ることが可能という利点がある。しかし、プロセス温度が1000℃程度と高いために、コストを下げるのが難しく、焼成時に10%以上の体積収縮が起きるため寸法精度を上げることが困難であり、微細化の要求に応えられないという問題点があった。

そこで、当研究部門では、富士通株式会社、株式会社富士通研究所と共同し、ナノレベル電子セラミックス材料低温成形・集積化技術プロジェクトの中で、産総研で開発されたセラミックス材料の常温コーティング技術(エアロゾルデポジション(AD)法)を用いて、受動素子と回路基板との複合集積化の開発を進めている。本開発では、AD法を用いてチタン酸バリウム系強誘電体材料を銅基板上に常温成膜し、エンデベットキャパシター構造を形成することに成功した。結晶性に優れたセラミック粒子を用い、成膜時のセラミック粒子の衝突速度を制御することで、比誘電率で最高400の誘電体層の室温成膜を実現した。これは、現行材料であるセラミックス/樹脂複合材料の誘電率の約10倍で、600℃程度の高温で熱処理を施したスパッタ法によるセラミック膜と同レベルの比誘電率である。この常温形成した誘電体層を用いたコンデンサで、容量密度、約300 nF/cm<sup>2</sup>を達成することができ(図1)、様々な携帯機器の小型化、高周波化に貢献することが期待される。

## 次世代情報機器(GHz帯域)の高密度実装

(プラスチック材料+誘電体セラミックス材料+金属材料の積層一体化)

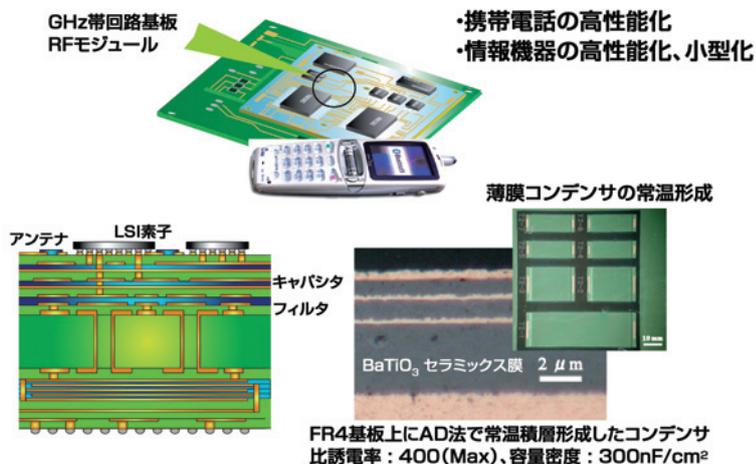


図 高周波集積化モジュールと基板内蔵コンデンサの製作例

### 関連情報

- 日経エレクトロニクス, 2004年9月27日号, P34.
- 今中佳彦, 明渡純:セラミックス, 39 (8), 584-589 (2004).
- 富士通プレスリリース, 平成16年9月1日: <http://pr.fujitsu.com/jp/news/2004/08/6.html>
- 明渡純: AIST Today, Vol. 4, 8, (2004).



あけど じゅん  
明渡 純  
akedo-j@aist.go.jp  
先進製造プロセス研究部門